

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-228356
(43)Date of publication of application : 03.09.1996

(51)Int.Cl. H04N 7/32
H03M 7/36
H04N 11/04

(21)Application number : 07-279360 (71)Applicant : THOMSON CONSUMER ELECTRON
INC

(22) Date of filing : 26.10.1995 (72) Inventor : POLIT PETER P

(30)Priority

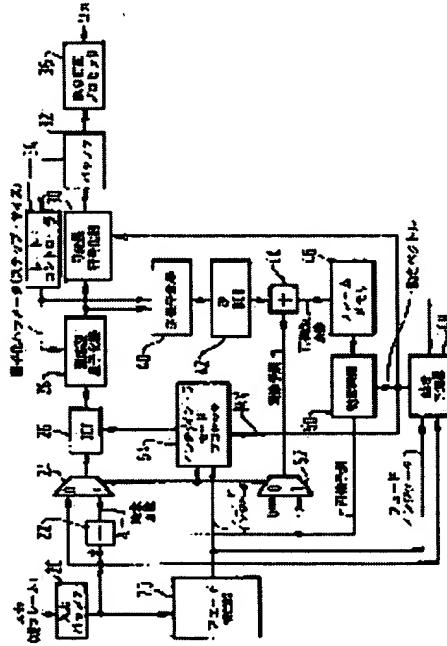
Priority number : 94 329553 Priority date : 26.10.1994 Priority country : US

(54) SYSTEM FOR PROCESSING SIGNAL REPRESENTING PICTURE

(57)Abstract:

PROBLEM TO BE SOLVED: To improve encoding efficiency without dissipating encoded bits for an erroneous movement vector by assigning a zero value to a movement vector.

SOLUTION: An adjacent picture sequence is analyzed by a fade detector 70 to obtain the sum total rate of absolute pixel differences, and picture fading and a luminance gradient related to it are detected and are sent to a movement predictor 48. With respect to all frames where fading is detected, an output movement vector value is set to 0. The correction output of the predictor 48 is processed by a mode processor 54 and is evaluated. If the movement vector set to 0 is not satisfactorily consistent, the processor 54 is operated a system in the intra-frame encoding mode. If it is satisfactorily consistent, the predictor 48 outputs a good result, and the system received the instruction of the processor 54 to execute inter-frame encoding.



LEGAL STATUS

[Date of request for examination] 24.10.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-228356

(43) 公開日 平成8年(1996)9月3日

(51) Int. Cl. ⁶	識別記号	府内整理番号	F I	技術表示箇所
H04N 7/32			H04N 7/137	Z
H03M 7/36		9382-5K	H03M 7/36	
H04N 11/04		9185-5C	H04N 11/04	A

審査請求 未請求 請求項の数 6 O L (全10頁)

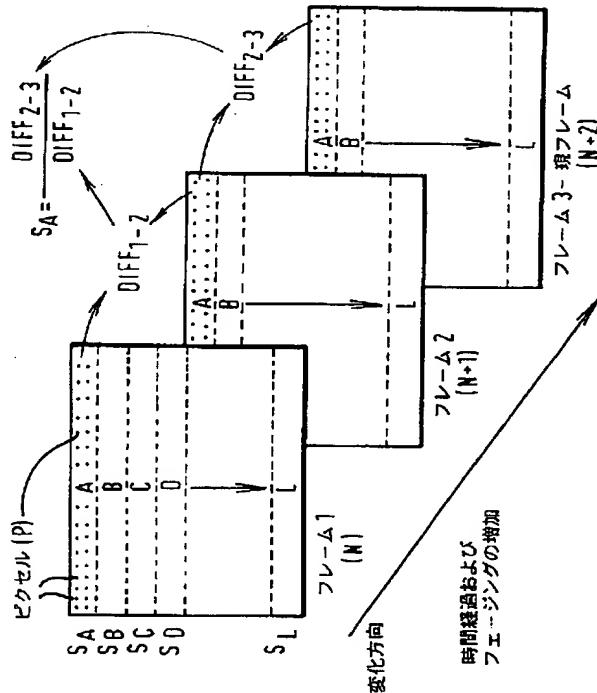
(21) 出願番号	特願平7-279360	(71) 出願人	391000818 トムソン コンシユーマ エレクトロニクス インコーポレイテッド THOMSON CONSUMER ELECTRONICS, INCORPORATED アメリカ合衆国 インディアナ州 46290-1024 インディアナポリス ノース・メリディアン・ストリート 10330
(22) 出願日	平成7年(1995)10月26日	(72) 発明者	ピーター ポウル ポリット アメリカ合衆国 46236 インディアナ州 インディアナポリス ブレッケンリッジ ドライブ 6950
(31) 優先権主張番号	329553	(74) 代理人	弁理士 谷 義一 (外1名)
(32) 優先日	1994年10月26日		
(33) 優先権主張国	米国(US)		

(54) 【発明の名称】画像を表す信号を処理するシステム

(57) 【要約】

【課題】 動き補償予測符号化データ圧縮システムを含むビデオ信号プロセッサを提供する。

【解決手段】 かかるビデオ信号プロセッサにおいて、3つの隣接画像フレームが分析され、典型的に画像フェージングと関連をもつような輝度勾配が検出される。これらのフレームは、複数のセグメント(A...L)に同じように分割されている。隣接フレームからの対応するセグメント間の絶対ピクセル値の差の和が、2ペアの隣接フレーム・セグメントの各々について求められる($DIFF_{1-2}$ 、 $DIFF_{2-3}$)。2フレーム差の比率(S)が各セグメントについて求められる。フェージングが起こったことは、比率がすべての領域またはあらかじめ決めた個数の領域ではほぼ一定のままになっている場合に示される。フェージングが検出されると、動き符号化器によって生成された動きベクトルにはゼロ値が割り当てられ、符号化されない。



【特許請求の範囲】

【請求項 1】 画像を表す信号を処理するシステムであつて、前記画像を表す信号に応答して、動きベクトルを生成する画像動き処理ネットワークと、前記画像を表す信号に応答して、2つ以上の画像フィールドにわたる画像輝度勾配を表すインジケータ信号を生成する検出器と、前記インジケータ信号を前記動き処理ネットワークに供給して前記動きベクトルを零にする手段とを含むことを特徴とする画像を表す信号を処理するシステム。

【請求項 2】 請求項 1 に記載のシステムにおいて、さらに、

入力された前記画像を表す信号と前記動きベクトルとに応答する画像信号符号化器を含むことを特徴とする画像を表す信号を処理するシステム。

【請求項 3】 請求項 1 に記載のシステムにおいて、前記画像を表す信号はテレビジョン信号のコンポーネントであり、

前記インジケータ信号は複数の画像フィールドにわたる画像フェーディングに関連した輝度勾配を表していることを特徴とする画像を表す信号を処理するシステム。

【請求項 4】 請求項 1 に記載のシステムにおいて、前記画像動き処理ネットワークは、入力処理ネットワーク、差計算ネットワーク、中間プロセッサ、および出力プロセッサがこの順序で配置されている信号通路に結合されており、前記画像動き処理ネットワークは、前記信号通路に結合された入力端と出力端とをもつ逆中間プロセッサと、

前記逆中間プロセッサの前記出力端に結合された入力端と出力端とをもつ結合ネットワークと、

前記結合ネットワークの前記出力端に結合された入力端と出力ネットワークとをもつメモリと、

前記信号通路に結合された信号入力端と、前記検出器から前記インジケータ信号を受信する制御入力端と、前記メモリの前記出力ネットワークに結合された入力端と、動きベクトル出力端とをもつ動き予測器と、

前記メモリの前記出力ネットワークに結合された入力端と、前記動き予測器の前記動きベクトル出力端に結合された入力端と、前記差計算ネットワークの入力端と前記結合ネットワークの入力端とに結合された出力端とをもつ動き補償ネットワークとを含むことを特徴とする画像を表す信号を処理するシステム。

【請求項 5】 請求項 4 に記載のシステムにおいて、さらに、

前記動き予測器の前記動き予測器出力端に結合された入力端と、前記検出器から前記インジケータ信号を受信する入力端と、前記信号通路に結合された出力端とをもつインター／イントロ・モード・プロセッサとを含むことを特徴とする画像を表す信号を処理するシステム。

【請求項 6】 画像を表す信号を処理するシステムであつて、

前記画像を表す信号を受信する入力端と信号出力端とをもつ画像動きプロセッサと、

前記画像動きプロセッサに含まれておる、信号入力端と、信号出力端と、動きベクトルを零にするための信号を受信する制御入力端とをもつ動きベクトル・ジェネレータと、

前記画像を表す信号を受信する入力端と、前記動きベクトル・ジェネレータの前記制御入力端に結合された出力端とをもつ画像輝度勾配インジケータとを含むことを特徴とする画像を表す信号を処理するシステム。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、画像輝度勾配の存在時にビデオ信号を符号化するシステムに関するものである。すなわち、本発明はデジタル画像信号処理の分野に関し、より具体的には、イメージ(画像)フェーディング(image fading)に関連する輝度勾配(luminance gradient)のように、例えば、通常画像(normal image)からブラック・レベルへの(またはその逆の)画像輝度勾配(image intensity gradient)が存在するときテレビジョン信号を符号化するシステムに関する。

【0002】 なお、本明細書の記述は本件出願の優先権の基礎たる米国特許出願第 08/329,553 号(1994 年 10 月 26 日出願)の明細書の記載に基づくものであつて、当該米国特許出願の番号を参照することによって当該米国特許出願の明細書の記載内容が本明細書の一部分を構成するものとする。

【0003】

【従来の技術】 テレビジョン信号で表されているようなビデオ(映像)シーケンスは、一連の動きのない画像(motionless image)が連続して高速に表示され、これにより視聴者に連続する動きの印象を与えている。各フレームはそれぞれが異なる画像情報を伝達しており、動きの表示を得るために必要とされる高速フレーム・レートは、しばしば、隣接フレーム間において冗長な時間的情報を大量に生じさせることがある。データ圧縮の一形態である動き補償符号化(motion compensation coding)は、時間的次元における一種の予測符号化(predictive coding)であり、このような時間的冗長性を除くためによく用いられている。

【0004】 あるフレームから次のフレームまでにシーン(場面)の変化がないときは、あるフレームから次のフレームまでの画像の動きは、あるフレームから次のフレームまでの輝度(intensity)変化が多いことの原因となる。動き補償予測画像符号化では、2フレーム間の動きを予測し(estimate)その動きを補償することによって、先に符号化されたフレームから現フレームを予測している。現フレームと現フレームの予測との間の差分

は、(動きが補償された) 残余画像(residual image)と一般に呼ばれ、これが符号化されている。残余画像におけるエネルギーは、オリジナル画像におけるエネルギーよりもはるかに小さいのが典型的であり、これは、冗長な時間的情報が除去されたためである。オリジナル画像情報ではなく、残余情報を符号化すると、符号化のために利用できるデータ・ビットの利用効率が向上する。

【0005】動き補償予測符号化には、多数の形態がある。よく使用されている1つのアプローチは、ブロック・マッチング(block matching)に基づいている。このアプローチでは、現画像フレームは、あらかじめ決められた個数の矩形領域すなわちブロックに分割され、隣接フレームにおける変位(displacement)を求めるための探索(サーチ)が行われ、このサーチにより隣接フレーム内の起り得るブロックの中で最良一致(best match)を得ている。x、y座標に関連する動ベクトル(motion vector)は、現フレーム内のブロックと隣接フレーム内の最良一致(best match)とを関係づけている。動き補償(残余画像)符号化は、インターフレーム(フレーム間)(inter-frame)符号化の一例である。動き補償残余符号化から良好な結果が得られない場合(例えば、場面があるフレームから次のフレームまでに変化したときのように、予測が良好でない場合)、イントラフレーム(フレーム内)(intra-frame)符号化によると良好な結果が得られる場合がある。このイントラフレーム符号化では、フレームのビデオ情報は動きなしでそれ自体が符号化されている。

【0006】様々なタイプの画像符号化／圧縮は、上述したインターフレーム予測動き補償符号化を含めて、例えば、Ang他著「ビデオ圧縮は大きな利益をもたらす」(Video Compression Makes Big Gains)(IEEE Spectrum, 1991年10月)で議論されている。特に、この論文はC CITT H.261のビデオ動き符号化器について述べており、イントラフレーム符号化、およびMPEG(Motion Pictures Expert Group)画像符号化標準(ISO/IEC 13818-2、1993年11月)に準拠するインターフレーム予測動き補償残余符号化についても述べている。提案されたMPEG標準は、また、インターフレーム・モードおよびイントラフレーム・モードの両モードについて動き補償アルゴリズムを採用している。

【0007】

【発明が解決しようとする課題】本出願の発明者は、ある種の条件の下では、いくつかの動き予測器(motion estimator)は非効率であるために、画像“ブロックネス”・アーティファクト(image “blockiness” artifact)－画像を構成するピクセル・ブロック間で細部の目立った差があること)が発生することを認識した。このようなアーティファクトは、例えば、平均自乗誤差(Mean Square Error)または平均絶対誤差(Mean Absolute Error)処理を採用する動き予測器によって発生する場合がある

が、これは、誤差のある一致(errorneous match)が原因している。より具体的に説明すると、通常画像からブラックへの(またはその逆の)画像フェード(image fade)期間に、画像テクスチャ(細部)におけるフレーム間の変化は、高度に精巧化された動き予測器による以外、正確にトラックできないことが認められた。このようにフレーム間画像細部(frame-to-frame image detail)をトラックできないことから、これに代わる方法として輝度トラッキング(luminance tracking)が行われている。輝度トラッキングによると、動き予測器から誤った情報が得られることになる。これは、画像に動きがない場合、フェージングと共に起こる輝度変化が誤って動きがあるかのように示唆するからである。言い換えると、画像フェージングに関連するフレーム間輝度勾配(luminance gradient)は、画像細部が変化しなかったことを動き予測器(motion estimator)が判別できないとき、動きがあるものと動き予測器の判断を狂わせることになる。このような輝度勾配のトラッキングによると、ランダムで予測不能な結果(例えば、動きベクトル)が得られ、この結果は本質的に使用不能であり、符号化効率の障害となっている。

【0008】

【課題を解決するための手段】本発明の原理によれば、ある種の条件の下では動きベクトルにゼロの値を割り当てるとき、動き補償を含むビデオ信号処理システムにおいて利点があることが認められた。これらの条件の1つは、一般に画像フェージングと関連があるとされている画像輝度勾配(image intensity gradient)の場合について上述したが、この場合には、動きベクトルをゼロにすると、上述した「ブロックネス(blockiness)」なアーティファクトが著しく減少するか、あるいは除去されることが判明した。また、動きベクトルをゼロにすると、動き予測器(motion estimator)が不適切な動きを検出したような場合にも利点がある。このようなことは、動き予測器が静止画像の、あるいはある画像フレームの静止領域の(0,0)ベクトルについて特定の検査を行わないとき起こる場合がある。

【0009】ここで開示しているシステムによれば、シーン(場面)の輝度変化(intensitychange)が検出されたとき、例えば、画像が通常からブラックへ(またはその逆へ)フェージングしたときや、ある通常シーンから別のシーンへフェージングしたとき、動きベクトルがゼロにされる。この目的のために、3つの隣接画像フレームのシーケンスが評価される。各フレームは、同じように配置された複数のセグメントに分割される。隣接フレームでセグメント内の同様な位置に置かれたピクセル間における、差の絶対値の和は、2ペアの隣接フレーム・セグメントのそれぞれについて求められる。絶対値的なピクセル差の和の比率が求められる。この比率が所定セグメント数について実質的に一定のままである場合に、

フェージングが示される。

【0010】

【発明の実施の形態】図1は、3つの隣接画像フレームのシーケンスを示す図であり、この例では、画像フレームは非飛越し走査線(non-interlaced line)を含んでいる。なお、以下の説明は、走査線飛越し(line-interlaced)フレームのシーケンスであって、各フレームが、あとで説明するように、奇数フィールドと偶数フィールドを含んでいる場合にも当てはまる。フレーム3は、例えば、以下に述べるように図2の装置によって符号化されている過程にある現フレームを示す。フレーム2は時間的にフレーム1の直後に置かれており、フレーム3は時間的にフレーム2の直後に置かれている。各フレームは同じように配置された12個の水平セグメントに分割され、この例では、“A”～“L”で示されている。垂直セグメント、ブロックまたは他の幾何学的配置を使用することも可能である。各フレームは、公知のように複数の画像ピクセルPを含んでいる。セグメントの個数は、画像のセグメント、つまり、領域が、与えられたシステムの要求条件に従って画像フェージングが発生したことを高信頼に示すだけの個数になっている限り、重要でない。この例では、フレーム3は、3フレーム・シーケンスにおいて最大のフェージング（例えば、通常画像からブラックへの）を示し、フレーム1は、最小のフェージ

フレーム番号	1
フェージング・シーケンス	1

フェージング・ファクタ“a”は任意の値をもっているが、これは画像が通常からブラックへフェードするとき、ピクセルまたはセグメントの大きさがあるフレームから次のフレームまでに減少することを示しているので、ユニティ(1)より小さな値である。実際、輝度(ルミナンス)レベルの変化は、フェージング期間におけるピクセル輝度(pixel intensity)の変化量を正しく示している。このフェージング・シーケンス(1...a...a²)はあらかじめ決められていないが、フェージングがフレーム1(フェージング・ファクタが1)であり、フェージングは起こっていない)からフレーム2を経てフレーム3(最大フェージング)までにどのようにして起こるかの一例として示されている。従って、フェージング量はフレーム1からフレーム2を経て(現)フレーム3までに徐々に増加していく。

【0014】図1に示すように、フレーム1と2内の対応するセグメントAについて、隣接フレームの対応するセグメント内の同じ位置に置かれたピクセルの輝度値(intensity value)間の差が決定される。次に、各ピクセル差の絶対値が求められる。次に、これらの絶対値の和が求められ、フレーム差値DIF_{F1..2}が得られる。フレーム2と3についても同じプロシージャが用いられ、フレーム差値DIF_{F2..3}が得られる。最後に、フレーム差値DIF_{F1..3}とフレーム差値DIF_{F1..2}と

10
20
30
40

ングを示している。

【0011】画像フェージングが存在することは、3つの連続フレーム・シーケンスを分析するだけで十分に明らかになることが決定された。この点に関して必要になる3フレーム記憶デバイスは、図2を参照して後述するタイプのビデオ・エンコーダ(符号化器)と関連づけることが必要であるが、フレーム記憶デバイスを独立に設けることも可能である。複数のフレーム記憶デバイスは、デテレシネ(detelecine)やプリフィルタリング操作などの事前処理操作のためにビデオ・エンコーダに設けられていることが多い。以下の説明では、3つの隣接フレームの各々の中の対応するセグメント“A”を分析する場合について説明する。この分析から得られたフレーム差情報は比率S_Aを得るために使用される。この比率の値は、他のすべてのセグメントについて同じ方法で求めた比率と比較したとき、画像フェージングが存在するか否かを示している。以下に説明するプロシージャ(処理手順)は、図3のフローチャートに示されている。なお、図3に示したフローチャートは、既述の飛越し走査フレームの処理にも適用し得るものである。

【0012】

【実施例】第1の例として、次に示すようにブラック状態へのフェードが起こった場合について説明する。

【0013】

2	3
a	a ²

の比率が得られる。以上から明らかのように、この例でのフレーム差の比率は、上述したフェージング・シーケンスにおける値“a”に対応する値と等しくなっている。フレーム1、2および3間のセグメント“A”的差の比率は、S_Aで示されている。残りのセグメントB-Lについても同じプロシージャが用いられて、差の比率S_B～S_Lが得られる。

【0015】画像フェージングが存在することは、計算で求めたフレーム差の比率値“a”が画像セグメントA-L間でほぼ一定のままになっている場合に示される。しかし、比率の値がすべてのセグメントについてほぼ等しくなっている必要はない。与えられたシステムの要求条件によれば、あらかじめ決めた個数のセグメント、例えば、80%～90%あるいは大多数が等しい比率値を示していれば十分である。この個数は、計算で求めた比率が値“a”に等しいかどうかを決定するときのしきい値と共に、アルゴリズムのパラメータにすることができる。また、このあらかじめ決めた個数は、フェージング・シーケンス期間に画像の動きが存在する可能性があることも示している。

【0016】例えば、フェード期間中に多くの動きがあって、セグメントの40%～50%だけが同じ比率の値をもっているときは、このフェージング検出システムは、フェージングが起こっていないことを明らかにす

る。この場合には、フェージングが起こっている場合でも、符号化されるブロックの大きな割合(%)が動きをもつてゐる可能性があるので、エンコーダが動きベクトルをゼロにすることは望ましくないと考えられる。ゼロにされた動きベクトルがこの場合に使用されないのは、ゼロでない動きベクトルを使用した方が有利であるためである。フレーム差の比率値が例えば、ゼロまたはほぼゼロであるときは、フェージングが起こっていないことを示している。具体的に説明すると、任意の1個のセグメント(またはあらかじめ決めた個数のセグメント)のフレーム差値D I F Fがゼロまたはゼロに近ければ、ア

フレーム番号 1
フェージング・シーケンス a

この例では、ファクタ“a”は1(ユニティ)より小さな値であり、係数“b”は1より小さな値であるが“a”より大である。上記の例と同様に、フェージング・シーケンスはあらかじめ決められていないが、フェージングがフレーム1(フェージング開始)からフレーム2と3を経てフレーム4(通常画像へのフェージング完了)までにどのようにして起こるかの別の例を示している。差値D I F F₁₋₂およびD I F F₂₋₃が各セグメントについて決定され、フレーム差の比率S_{A-1}が上述したように計算される。以上から明らかのように、この例での差比率は値“a(1-b)/(1-a)”に等しい。画像フェージングが起こったことは、上述したように、この値がすべてのまたはあらかじめ決めた個数の画像セグメントA-Lの間でほぼ一定のままである場合

$$S_{A(\text{odd})} = \frac{D I F F_{2-3(\text{odd})}}{D I F F_{1-2(\text{odd})}}$$

【0021】ここで、D I F F_{2-3(odd)}は、フレーム2の奇数フィールドとフレーム3の奇数フィールドとの間の絶対ピクセル差の和である。D I F F_{1-2(odd)}は、フレーム1の奇数フィールドとフレーム2の奇数フィールドとの間の絶対ピクセル差の和である。S_{A(odd)}はS_{B(odd)}からS_{L(odd)}までと比較されて、比率があらかじめ決めた個数のセグメントについてほぼ一定のままであるかどうかが決定される。同様に、偶数フィールドの差比率が計算され、S_{A(even)}がS_{B(even)}からS_{L(even)}までと比較される。このようにフィールド比較を行なうと、システムはフィールド境界でのフェージングを検出することができる。

【0022】図4は、走査線飛越しフレーム1、2および3のシーケンスを示し、各フレームは奇数フィールドと偶数フィールドによって構成されている。この例では、奇数フィールドのシーケンスのフェージング・ファクタはa₁からa₂へ(以下同様)変化するのに対し、偶数フィールドのフェージング・ファクタはb₁からb₂へ(以下同様)異なるファクタで変化する。この種のフィールド・フェージングでは、奇数と偶数の差比率

10

ルゴリズムはフェージングが起こっていないと宣言することになる。この基準(criterion)により、静止画像またはほぼ静止の画像がフェージング画像であると宣言されることが防止される。

【0017】ブラックから通常シーンへのフェードはブラックへのフェード・プロセスの反対であるが、その処理の仕方は同じである。例えば、ブラックから通常画像へのフェードが起こり、フェージング・ファクタがフレーム・シーケンスの過程で次のように“a”から“b”に変化した場合について検討する。

【0018】

2 3 4
a² a² b a² b²

に示される。通常からブラックへフェードしてフェージング・ファクタが変化した場合と同じように類似の結果が得られる。

【0019】図面を簡単にするために、図1は3つの画像フレームを使用したフェード検出プロセスを示している。しかし、走査線飛越しシステムでは、各フレームは、公知のように、奇数番号の画像フィールドと偶数番号の画像フィールドによって構成されている。そのような場合には、前述した差比率は奇数フィールドと偶数フィールドのシーケンスに対して別々に計算されることになる。例えば、奇数フィールドの差比率S_{A(odd)}は次のように計算される。

【0020】

【数1】

… (1)

(S_A...)は別々に計算されて比較される。

【0023】上述したアルゴリズムの結果として、制御信号が発生し、この制御信号は画像フェージングが起こったかどうかを示している。この制御信号をビデオ信号エンコーダで使用すると、図2に示すMPEG準拠のビデオ(テレビジョン)信号処理およびデータ圧縮システムと関連づけて後述するように、信号処理を変更できるという利点がある。

【0024】図1の例では、対応するフレーム/フィールド・セグメントが処理を受けて、隣接フィールド内の同一個所に置かれたピクセル間のピクセル差の絶対値の和が得られる。与えられたシステムの要求条件に応じて、他のタイプの処理を使用することも可能である。例えば、隣接フィールド内の対応するセグメントの場合には、各セグメント内のピクセルの絶対値を得てから、各セグメントごとに和を求めることが可能である。そのあとで、総和のフィールド差が決定されることになる。隣接する類似のパリティ奇数または偶数フィールド内の対応する同一個所に置かれた対応ピクセル間の差(絶対差ではなく)は、フェージング検出オペレーションで使用

することも可能である。

【0025】図2のシステムにおいて、入力されたMPEG準拠ディジタル・データストリームは、処理される現画像フレームの画像ピクセル・データを表している。入力データは入力フレーム・バッファ20にストアされる。バッファ20から呼び出されたデータは差計算ネットワーク22とマルチプレクサ24を経由して離散コサイン変換(Discrete Cosine Transform - DCT)ユニット26へ送られる。ユニット22と24の動作については、図2に示したシステムの動き処理の侧面と関連づけて後述する。ユニット26によって実行される離散コサイン変換は、入力時間ドメイン信号を、離散の周波数スペクトルを表す係数に変換することによってビデオ信号の空間的冗長性を効果的にかつ効率的に減少する公知の手法である。各変換係数は、例えば、8×8ピクセルのブロックを表している。

【0026】ユニット26からのDCT変換係数はユニット28によって量子化され、ユニット30によって可変長符号化され、出力レート・バッファ32にストアされてから、ユニット36により順方向エラー訂正(forward error correction - FEC)処理を受ける。バッファ32の内容(満杯状態)はレート・コントローラ34によってモニタされ、レート・コントローラ34は出力制御信号を出し、この信号は量子化器28の量子化パラメータ(例えば、量子化ステップ・サイズ)を適応的に変更するために使用される。このメカニズムにより、データストリーム・ビット・レートは、バッファ32への平均入力レートがほぼ一定になるように制御される。バッファのアンダフローとオーバフローは大幅に防止され、ほぼ一定のバッファ出力ビット・レートが達成される。プロセッサ36からの出力信号は、例えば、フィルタリングと変調による適当な処理を受けてから、出力チャネルへ伝達される。

【0027】図2のブロック40～54は、ブロック22～28と一緒にになってDPCM動き予測／補償エンコーダの公知構成を形成している。この種のシステムは前掲のAng他著の論文「ビデオ圧縮は大きな利益をもたらす」に説明されている。本発明の原理によれば、画像フェービング検出器70はフェード・インジケータ信号を生成するために組み入れられている。この信号は、図1を参照して説明したように、隣接フレームを分析したあとで生成され、モード・コントロール・プロセッサ54と動き予測器(motion estimation)48の制御入力端に入力される。さらに、動き予測器48から得られた動きベクトルMVがモード・プロセッサ54の制御入力端に入力される。

【0028】この動きプロセッサは、イントラフレーム(フレーム間)符号化モードまたは予測イントラフレーム(フレーム内)符号化モードのどちらかで動作する。イントラフレーム符号化モードでは、ビデオ信号自体が

符号化される。イントラフレーム符号化では、符号化されるのは残余画像であり、これは現フレームと現フレームの予測との差を表している。予測が良好であるときは、イントラフレーム符号化が使用される。符号化するフレーム情報が少なくて済むため、通常は、この符号化が好ましいとされている。予測符号化では、ピクセルの値はその履歴に基づいて予測される。予測された値はピクセルの現在値から減算されて、誤差、つまり、残余が求められ、これが符号化されて伝達される。受信装置は受信した残余を自身の予測に加えて、正しい現ピクセル値を得る。以下の説明では、予測イントラフレーム符号化を使用することを想定している。

【0029】動き処理オペレーションでは、ユニット28からの量子化残余画像データはユニット40によって逆量子化され、ユニット42によって逆DCT変換されてから加算結合器(additive combiner)44に入力される。結合器44の他方の入力端には、以下で説明するよう得られた予測画像が入力される。再構築されたフレーム画像(reconstructed frame image)は、結合器44に入力された残余画像と予測画像を結合することにより得られる。再構築が必要になるのは、イントラフレーム処理では予測符号化が使用され、エンコーダはデコーダの挙動を追跡してデコーダによる再構築画像がオリジナル入力画像から逸脱するのを防止する必要があるためである。再構築された画像はフレーム・メモリ46にストアされる。動き予測器48は入力バッファ20からの現フレーム入力とフレーム・メモリ46からの再構築フレーム入力を受信する。サーチ・ウィンドウ(search window)を使用して、動き予測器48は現フレームの各(例えば、8×8)ピクセル・ブロックを、メモリ46からの直前の再構築画像と比較する。各ピクセル・ブロックごとに、動きベクトル(MV)が生成され、現画像と再構築画像内のブロック間で最良一致(best match)の相対位置(ブロック間のオフセット)が示される。動きベクトルはユニット30によって符号化され、受信装置へ送られる。

【0030】ユニット48からの動きベクトルが動き補償ユニット50への送られ、予測器48からのそれぞれ関連する動きベクトルの関数として、メモリ46から予測(位置が調整された)ブロックが得られる。この動作により、再構築フレームからの(例えば、8×8)動き補償ブロックからなる予測画像が得られる。予測画像と現入力ブロックとの差、つまり、残余画像は減算結合器(subtractive combiner)22から得られる。この残余画像は、前述したように変換され、量子化され、符号化され、受信装置/デコーダへ伝達される。デコーダはコーダ(符号化器)の機能の逆を行なう。イントラフレーム動作モードでは、デコーダは可変長デコーダから抽出された動きベクトルを使用して、予測ピクセル・ブロックのロケーションを出力する。

【0031】図2のエンコーダはペアのマルチプレクサ(MUX)24および52と、これらに関連するインターフレーム/イントラフレーム・モード・プロセッサ54も含んでいる。各MUXは“0”と“1”で示したペアの入力端をもち、交互に切り替えられる入力信号が入力される。MUX24の0入力端には現入力信号が入力され、MUX52の0入力端には固定バイアス・レベル、例えば、“0”ロジック・レベルが入力される。MUX24と52の“1”入力端には、それぞれ残余画像信号と予測画像信号が入力される。モード・プロセッサ54は動きベクトル(MV)に応答して、インターフレーム処理を使用すべきか、イントラフレーム処理を使用すべきかを決定する。動き補償予測が良好であれば、モード・プロセッサ54はMUX24と52の制御入力端へ信号を送って、インターフレーム処理をイネーブルさせる。この場合には、MUX52はユニット50からの予測画像信号を加算器44へ渡し、MUX24は残余画像信号をDCTユニット26および後続のユニットへ渡すようにイネーブルされる。逆に、予測が良好でなければ、モード・プロセッサ54からの信号はイントラフレーム処理をイネーブルする。この場合には、残余画像信号ではなく、現フレーム情報自体がDCTユニット26と後続の符号化ユニットへ渡され、予測画像信号が加算器44から切り離される。予測が良好であるかどうかの決定は、要求される画像品質やビット数といったように、特定のシステムの要求条件によって変化する種々の要因に基づいて行われる。

【0032】モード・プロセッサ54からDCTユニット26へ送られる信号の指示を受けて、ユニット26は動き予測誤差信号を符号化するか(インター符号化)、あるいは動きを推定する予測なしでオリジナル画像のマクロブロックを符号化する(イントラ符号化)。モード・プロセッサ54からは、本質的に、処理すべきブロックがDCTユニット26に渡される。インター符号化を行うか、イントラ符号化を行うかの決定は符号化の効率に基づいて行われる。なお、この決定はさまざまな方法で行うことが可能である。基本的には、この決定は、所与の品質レベルでマクロブロックを符号化するために必要なビット数と、所与の符号化ビット数での品質レベルとによって決まる。動きベクトルは、差信号がどの画像領域から導き出されているのかを示している。イントラ符号化とインター符号化との符号化効率が同じであることが分かっていれば、デフォルト(省略時)の符号化決定として、イントラ符号化を使用することができる。イントラ符号化をデフォルトとする決定では、あらかじめ決めたしきい値を使用することができる。

【0033】モード・プロセッサ54は、フェード検出器70からフェード・インジケータ制御信号も受信する。このフェード検出器70の動作は図1を参照して以下で説明する。フェード検出器70には、前述した3フ

レーム・シーケンスをストアするための3フレーム記憶デバイスのほかに、隣接フレーム内の同じ個所に置かれたセグメント・ピクセルの差を求めるディジタル信号処理回路、ピクセル差の絶対値を求める回路、絶対値の総和を求める回路、隣接フレームからの総和差の比率を求める除算回路を含んでいる。これらの機能を実行するには、適当な量のメモリを必要に応じて設ければよい。なお、図面を簡単にするために、これらのエレメントは示していない。

【0034】簡単に説明すると、ユニット70は、3つの隣接画像フレームのシーケンスを分析して、3フレーム・シーケンスにわたる絶対ピクセル差の総和の比率を求ることにより、画像フェージングが起こったことを通知する。画像フェージングに関する輝度勾配(luminance gradient)が検出されると、フェード・インジケータの指示を受けて、動き予測器48は、フェージングが検出されたすべてのフレームについて出力動きベクトル値をゼロ(つまり、座標0,0)にセットする。動きベクトルをゼロにすることは、例えば、空間的変位がないことを示す可変長コードを動き予測器が生成するといったように、公知の手法によって行うことができる。この結果を種々に変更して、階層構造の動き予測システムで使用すれば、粗、精細、または半ピクセルといった特定のレベルで動きベクトルをセットすることが可能である。動き予測器48の修正された出力は、知られているように、モード・プロセッサ54内のマクロブロック決定ネットワークによって処理され、評価される。この決定回路は、イントラフレーム符号化決定を行うように若干偏見をもたせておくことが好ましい。インターフレーム符号化では、イントラフレーム符号化とほぼ同数か若干少ない符号化ビットが使用されるが、インター符号化によると、イントラ符号化よりも可視的符号化アーチファクトが発生することになる。

【0035】ゼロ(0,0)にされた動きベクトルが良好な一致でないと分かると、モード・プロセッサ54は本システムをイントラフレーム符号化モードで動作させる。しかし、ゼロにされた動きベクトルが良好な一致であるときは(これは、動きがほとんど、あるいはまったくない画像フェージングでは典型的である)、予測器48は良好な結果を出し、ユニット54の指示を受けて本システムはインターフレーム符号化を実行する。

【0036】画像フェージングが起こったとき、フレーム間の振幅(ルミナンス)変化は、典型的には動きに関連した変化よりも顕著であることが確定された。動きベクトルにゼロ(0,0)値を割り当てるとき、フェージングが存在するとき非常に良好な結果が得られることが判明した。また、フェージングが存在するとき動きベクトルをゼロにすると、符号化に必要なビット数を減少できるという利点が得られ、与えられたシステムの符号化プロセッサを、例えば、インターフレーム符号化とイン

トラフレーム符号化の間で変更するために使用できる。動いているシーンの動きベクトルは、フェージングが検出されて、画像のうち動きを含んでいる割合がわずかであり（例えば、10%またはそれ以下）、フレーム間の輝度変化(luminance change)が動きベクトルを生じないと決定されたときは、符号化されない。

【0037】コンシューマ（民生）製品で見られるような動き処理システムは十分に精巧化されていないため、真の動きと、複数のフレームにわたる輝度勾配(luminance gradient)のような画像輝度勾配(image intensity gradient)とを区別できない場合がある。これらのシステムは、これらの勾配を「動き」として感知すると、誤った動きベクトルを生成するおそれがある。このように感知された「動き」ベクトルが実際には上述したような(0, 0)値をもっていることを動き処理システムに知らせると、符号化ビットが誤った動きベクトルで浪費されることがなくなるので、符号化効率が向上することになる。

【図面の簡単な説明】

【図1】画像フェージングが存在することを示すアルゴリズムを説明するために、画像フレーム・シーケンスを示した図である。

【図2】本発明の原理に従ったビデオ・エンコーダを示すブロック図である。

【図3】フェージング画像を検出するためのアルゴリズ

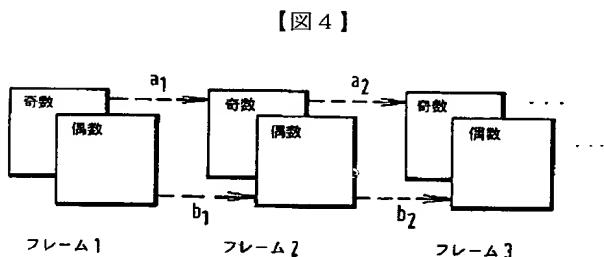
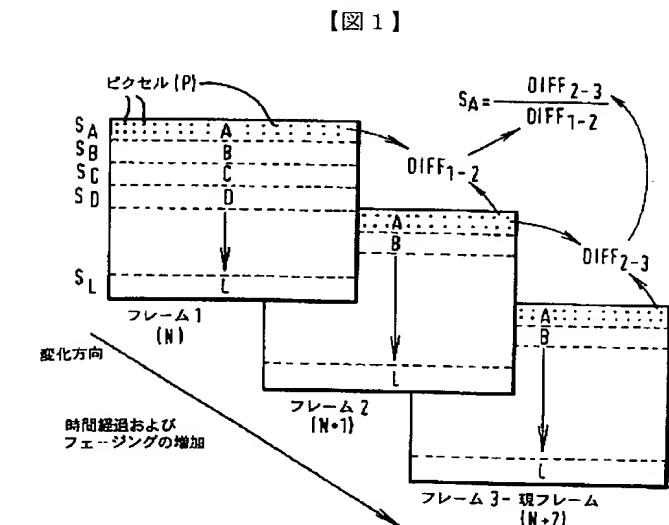
10

ムを示すフローチャートである。

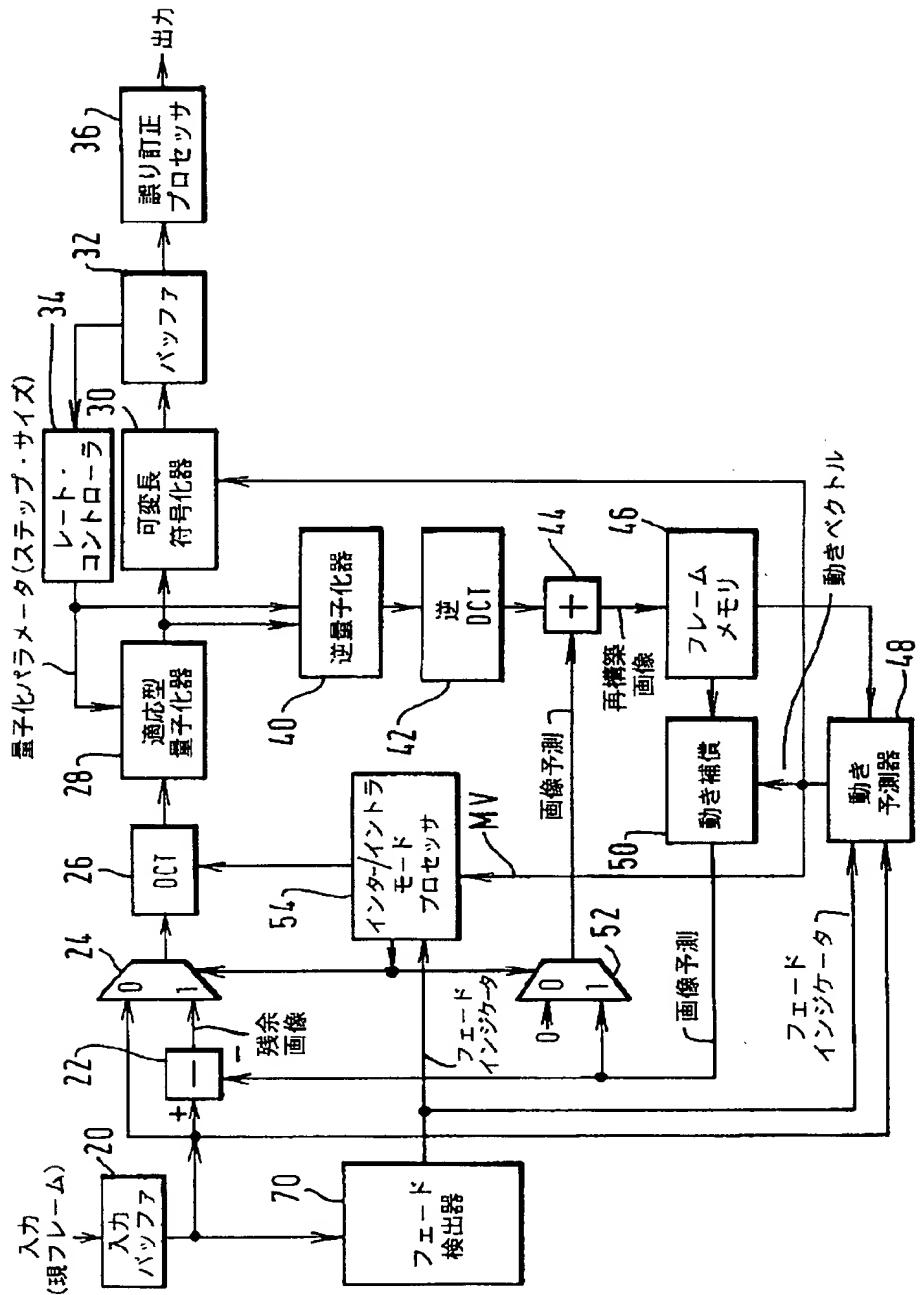
【図4】各フレームが奇数画像フィールドと偶数画像フィールドを含み、図1に示したフェージング検出システムによって処理が可能である走査線飛越しフレームのシーケンスを示す図である。

【符号の説明】

- 2 0 フレーム・バッファ (入力バッファ)
- 2 2 差計算ネットワーク (減算結合器)
- 2 4 マルチプレクサ
- 2 6 D C T (離散コサイン変換) ユニット
- 2 8 量子化ユニット (適応型量子化器)
- 3 0 可変長符号化器
- 3 2 出力レート・バッファ
- 3 4 レート・コントローラ
- 3 6 順方向誤り訂正 (F E C) 処理ユニット (誤り訂正プロセッサ)
- 4 0 逆量子化ユニット (逆量子化器)
- 4 2 逆D C T ユニット
- 4 4 加算結合器
- 4 6 フレーム・メモリ
- 4 8 動き予測器
- 5 2 マルチプレクサ
- 5 4 モード・コントロール・プロセッサ (インター/イントラ・モード・プロセッサ)
- 7 0 画像フェージング検出器 (フェード検出器)



【図2】



【図 3】

